

(講習会)

VHDLによる組み込みシステム開発入門(Altera編)

項目	内容
ご案内	<p>近年、携帯電話やデジタル家電などにおいてFPGAを用いた組み込みシステムが増加しています。FPGAは、ユーザが論理回路を自由に構成できるICです。FPGAを用いると、専用ICの作成や、過去の回路設計資産の再利用が容易に行なえます。FPGAは、変化の激しいデジタル機器開発で必須のものとなっています。</p> <p>本研修では、FPGAの回路設計に用いられるハードウェア記述言語について学習します。主要な記述言語の一つであるVHDLの基礎について講義を行ないます。また、ALTERA社のFPGAと開発環境Quartus IIを教材として、簡単な論理回路を作成する実習を行います。最終的には、VGAコントローラを作成し、モニタへの出力を行います。研修の受講対象者は論理回路設計の初学者を想定しています。この研修により、FPGAとVHDLを用いた組み込みシステム開発の基礎を習得できます。</p>
開催期間	平成21年7月29日(水) ~ 31日(金) 日数: 3日(18時間)
会場	地方独立行政法人東京都立産業技術研究センター 西が丘本部 東京都北区西が丘3-13-10
応募資格	原則として都内中小企業の方 都外の方でも東京に本社、事業所等があれば応募できます。
定員	10名
受講料	13,500円(消費税込み)
申込方法	受講申込書に所定事項をご記入の上、FAX、郵送、直接持参又は電子メールでお申し込み下さい。電子メールによるお申し込みの方法は、受講申込書の欄外をご覧ください。
受講の可否	申込締切後、受講予定者には受講料払込書を郵送致します。定員等の関係で受講をお断りする場合は、電話・FAX等にてご連絡いたします。
応募締切	締切日は研修一覧をご覧ください。 定員を超えた場合は期日前に締切ることがあります。
申込先	地方独立行政法人 東京都立産業技術研究センター(西が丘本部) 産業交流室 研修担当 〒115-8586 東京都北区西が丘3-13-10 FAX: 03-3909-2270 TEL: 03-3909-2352 メール宛先: kenshu@iri-tokyo.jp

研修内容

	日時	科目	講師
7月29日 (水)	10:00 ~ 12:00	【講義】 FPGAとVHDLの基礎	東京都立産業技術研究センター 入月康晴
	13:00 ~ 17:00	【講義・実習】 組合せ回路の作成	東京都立産業技術研究センター 入月 康晴、大原 衛、大平 倫宏
7月30日 (木)	10:00 ~ 12:00	【講義・実習】 順序回路の記述法	東京都立産業技術研究センター 大平倫宏
	13:00 ~ 17:00	【実習】 LED点灯回路の作成	東京都立産業技術研究センター 大平倫宏、大原衛、入月康晴
7月31日 (金)	10:00 ~ 17:00	【講義・実習】 VGAコントローラの作成	東京都立産業技術研究センター 大原衛、大平倫宏、入月康晴